

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑤ Int. Cl.
H 01 1 1/14
H 05 k 1/00

⑥ 日本分類
99(5) C 21
59 G 4

⑦ 日本国特許庁

⑧ 特許出願公告

昭49-48267

特 許 公 報

⑨ 公告 昭和 49 年(1974) 12 月 20 日

発明の数 2

(全 8 頁)

1

④ 超小形電子装置およびその製造方法

⑪ 特 願 昭 45-121143

⑫ 出 願 昭 45(1970) 12 月 29 日

⑬ 発 明 者 穴沢信造

東京都港区芝 5 の 33 の 1 日本電
気株式会社内

同 青木三千郎

同所

⑭ 出 願 人 日本電気株式会社

東京都港区芝 5 の 33 の 1

⑮ 代 理 人 弁理士 内原晋

図面の簡単な説明

第 1 図は公知のドレス形構造の小形半導体装置の斜視図、第 2 図は本発明超小形電子装置の一実施例を示す斜視図、第 3 図は本実施例装置の回路基板への実装状態を説明する図、第 4 図は本発明超小形電子装置の他の実施例図、第 5 図および第 6 図は上記実施例の回路基板への実装図、第 7 図はそれぞれ本発明超小形電子装置の積層絶縁基板の製造方法の一実施例図、第 8 図は本発明超小形電子装置の組立工程図である。

発明の詳細な説明

本発明は超小形電子装置、特にハイブリッド集積回路の実装に適する電子装置の構造およびその製造方法に適する。

集積回路特にハイブリッド集積回路は比較的製造が容易なこと、多種多様な回路構成の要望に応じられること、廉価であることなどの理由から産業上の利用分野は益々拡大される傾向にあり、それに伴って回路に装着される電子装置の小形化は解決すべき極めて重要な問題となりつつある。小形化された電子装置はそれ自体回路に直接装着されるものであるから実装に困難が伴うようなものであつては勿論ならないが、この他にも熱放散が良好であること、収納電子部品と引出し電極

2

との電氣的接続が確実で信頼性が高く且つ量産性に富んだ構造をもつことが必要である。回路実装を容易にした小形電子装置としては既に特公昭 43-26813 号公報または特公昭 45-1136 号公報に記載された発明によつてドレス形構造が提案されているが、これら従来公知のドレス形構造のものは超小形電子装置、例えば 1mm × 2mm 角程度の微少寸法のものを実現しようとすると製作上種々の困難が伴い実用化に適さないものとなる。

第 1 図は上記特公昭 45-1136 号公報明細書に記載されている公知のドレス形構造の小形半導体装置の斜視図および実装図を示しているが、リードレス構造であるため高密度実装が可能であり回路基板と大きなコンタクト面積がとれるので固着強度も強く、且つ装着または取りはずしが比較的容易であるなど幾つの特徴を有する反面、一方には半導体素子の保護層を回路基板に向けて実装しなければならないので、保護層 W の高さは取り出し電極 a、b および c の何れよりも低位置にあるように作られねばならないから、これに従つて小形化を押しすすめれば保護層 W の形状ならびに容積の決定に困難を感じるようになる。この傾向は小形化を押しすすめればすすめるほど一層顕著となり設計上の限界値が存在し、現今要求される微少寸法の超小形電子装置を実現することは極めて容易なことではない。また熱放散を考えて見ると半導体素子からの発熱量は絶縁基板上のメタライズ金属層からなる引出し電極 a、b および c のそれぞれを介し回路基板上に比較的熱抵抗の高い経路をたどり放熱されるので、放熱効率はいずれ良好であるとはいひ難いものであり、さらにメタライズされた面と面との熱的および電氣的接触は絶縁基板の段付部、特に角部分において不完全であることが多く時として断線状態を示す。加えて絶縁幅も充分にはとり得ないので製作上および実装上の観点から総合し超小形化に適する構造の

3

ものと言うことはできない。

本発明の目的は上記の諸欠点を除去した超小形電子装置の構造およびその製造方法を提供することであつて装着電子部品と引出し電極との熱的および電気的接続が確実であり、且つ電極間の電気的絶縁の良好な高度の信頼性を有する超小形電子装置を量産的に製造することができる。以下図面を用いて詳細に説明する。

第2図は本発明超小形電子装置の一実施例を示す斜視図でaは電子部品収納側をbは回路基板実装側をそれぞれ示すものである。絶縁基板1aの一つの主面の両端部には同じく絶縁基板の1bおよび1cがメタライズ層L₁およびL₂を介しそれぞれ積層されてU字形に構成され、それぞれの基板上面平坦部には上記基板1bおよび1cの内側面部で距離的に離間され電気的に絶縁されたメタライズ層2a、2bおよび2cがそれぞれ設けられる。電子装置(例えば半導体装置)3はこのU字形絶縁基板の溝部に相当する基板1a上面のメタライズ層2a上に載置され、その引出し電極の一つはメタライズ層2aおよび切欠部4のメタライズ層を介し絶縁基板1aの他の主面(裏面)に設けられたメタライズ層2dに電気的ならびに熱的に接続される。また電子装置3の他の2つの引出し電極は金属細線5を介しメタライズ層2bおよび2cにそれぞれ接続され、基板1b、1cおよび1aの外側面部のメタライズ層3b、3aまたは3c、3'aを介し、同じく絶縁基板1aの他の主面に設けられメタライズ層2dと相互に絶縁して設けられた2つのメタライズ層2eおよび2fにそれぞれ電気的ならびに熱的に接続される。この際積層間に挿入されたメタライズ層L₁およびL₂はこれらの電気的ならびに熱的な連結をより確実なものとするうに極めて有効に作用する。

第3図は本実施例装置の回路基板への実装状態を説明する図である。通常絶縁基板1aの他の主面に設けられたメタライズ層2d、2eおよび2fが取付電極として使用され、必要に応じ積層メタライズ層L₁またはL₂の露出部から直接金属線を介して結線される。この装着方法は複雑な回路構成をもつ基板回路への実装に有利となる。なおここでWは電子部品3のための保護層を示すものである。

第4図は本発明超小形電子装置の他の実施例図

4

で、積層メタライズ層L₁およびL₂の露出部ならびにメタライズ層2dの上面にそれぞれ6b、6cおよび6dの半田の盛りあげを行い連結の効果を一層確実にしたものである。本実施例ではメタライズ層2eまたは2fを設けてもよいが除いてもよい。

第5図および第6図は上記実施例の回路基板への実装図で、7および8はそれぞれ基板回路への接続金属導体片を示している。

本発明にかかる超小形電子装置の効果を列挙すれば次の通りである。

1. 装着した電子部品からの発熱は従来のものと異なり、基板1aを介し直接短いパスで回路基板に放散されるので熱放散効率が高い。
 2. 従来のもののように装着方向と逆にして基板回路に実装することがないので電子装置の保護層Wは任意の形状に設定することができ、余裕をもつて超小形化の設計をすすめることができる。
 3. 実装に際し、基板1aの切欠部4を装着方向の判断に使用することができるので、誤接続が皆無となる。
 4. 電子装置の各電極と回路基板との取付電極との間には積層メタライズ層L₁、L₂が介在しているのでその連結は確実であり、しかも多面が同時に連結に寄与しているので断線、不完全接続などの事項は量産品にあつても殆んど防止でき、信頼性が高い。
 5. 実装に際し積層メタライズ層L₁、L₂の露出部も取付電極として用いることができるので基板回路の各種の回路パターンに対して柔軟な余裕ある接続ができ利用範囲が広い。
 6. 基板1bおよび1cの高さを充分にとり得るので各電極間の絶縁効果は従来のものに比し充分大である。さらに必要に応じ基板1aにメタライズして設けられた基板回路への取付電極間に溝を設ければその絶縁効果は一層顕著となる。
- 第7図a、b、cおよびdは本発明超小形電子装置の積層絶縁基板の製造方法の一実施例を示したものでaおよびbに示す未焼結のセラミック(例えばアルミナ)を適当なバインダーとねり合わせた板状基板(例えばU.S.A 3M社商標名グリーンテープ)に孔8または9をそれぞれ等間隔に配列して設け、その表裏両面に金属パターン

5

10または11(例えばMoメタライズ)を施した後、aにおける金属パターン部以外の部分を打ち抜き除去したものをそれぞれ作成し、両者重ね合わせ孔8のそれぞれに電気伝導性物質を充填してcを構成する。このあとたんざく状に切断し、切断面の必要な部分に金属導体を塗布焼きつけられb図のごとき連続した積層絶縁基板が得られる。また必要に応じ金属帯の上に更にメッキ層を設ける。

ついで第8図は本発明超小形電子装置の組立工程図を示し、収納すべき電子装置3をU字形積層絶縁基板の溝部の孔と孔との中間位置に配列設置したあと、金属線5でそれぞれ基板1bおよび1cのメタライズ1cのメタライズ層に接続し、電子装置3に樹脂または低融点硝子などの保護層Wを設けると共に所要の検査を行い不良品を除き孔の位置から細断すれば完成品を得ることができる。

⑦特許請求の範囲

1 中央平面部と該中央平面部周辺の少くとも対向する位置に形成されたすくなくとも2つの壁部材とを有する絶縁基板と、前記中央平面部の表面から前記絶縁基板の側面を介して前記絶縁基板の前記中央平面部と対向する裏面に連続して形成された第1の金属層と、前記壁部材の上部平面から側面を介して前記絶縁基板の裏面に連続してそれ

6

ぞれ形成された複数個の金属層と、前記第1の金属層に被着された半導体素子と、該半導体素子の電極と前記複数個の金属層とをそれぞれ電気的に接続する複数の配線導体とを含み、前記半導体素子の各電極は前記絶縁基板の裏面で外部の回路に接続するとともに前記壁部材は前記半導体素子よりも十分高いことを特徴とする半導体装置。

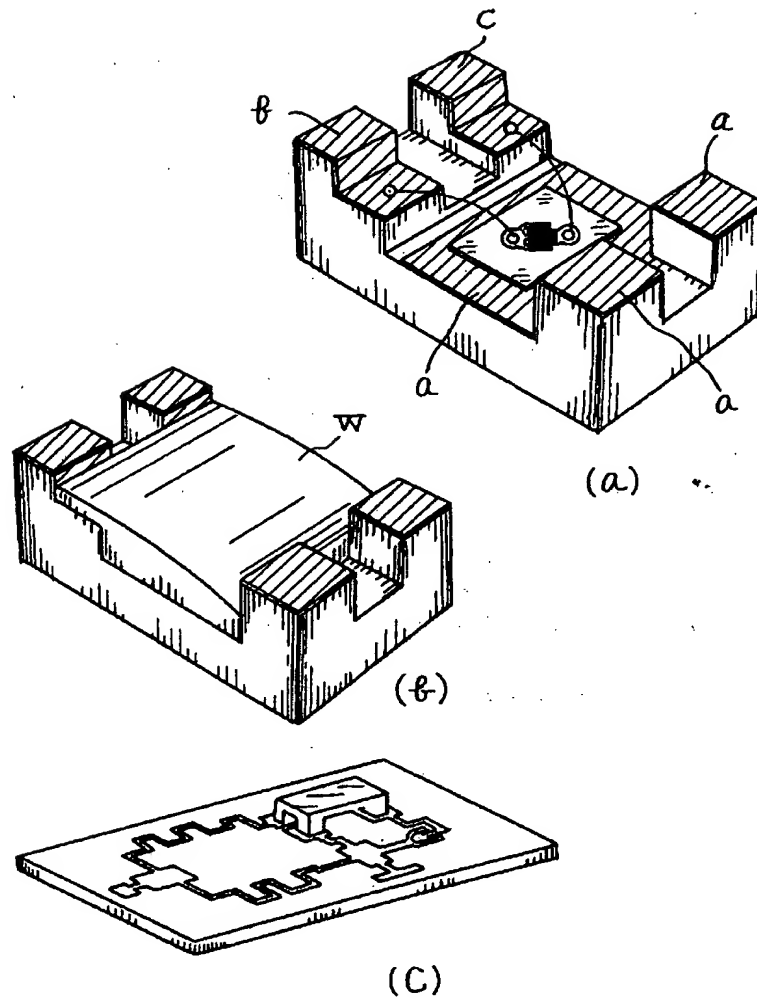
2 未焼結の2枚の板状セラミック基板のそれぞれに複数個の孔を格子状配列に穿設しかつその表裏に穿孔を含む帯状パターンの金属層を設け、ついで基板の一方における前記金属層部以外の部分を除去し、2つの基板の穿孔同志が互いに千鳥状配列をなすよう両者を重ね合わせ、さらに穿孔に導電性物質を充填して焼結しまた所要部分の切断面に金属導体層を形成してU字形の積層絶縁基板を構成し、前記積層絶縁基板の溝部に電子装置を格子状に複数個装着したうえ単位体に載断分離することを特徴とする超小形電子装置の製造方法。

⑧引用文献

特 公 昭45-12178
実 公 昭40-6668
実 公 昭45-19370

(4)

特公 昭 4 9 - 4 8 2 6 7



第 1 図

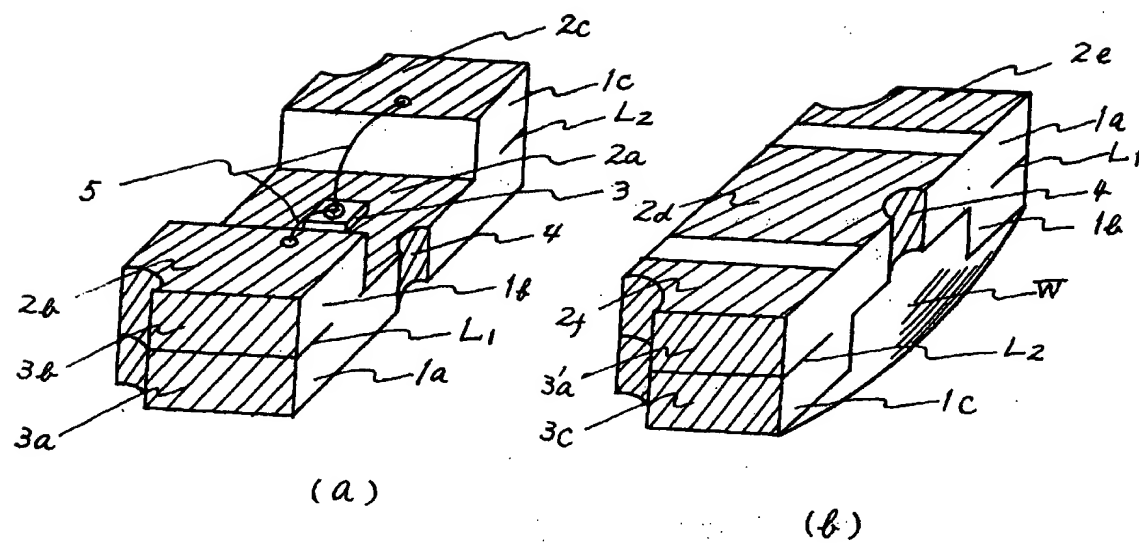


図 2

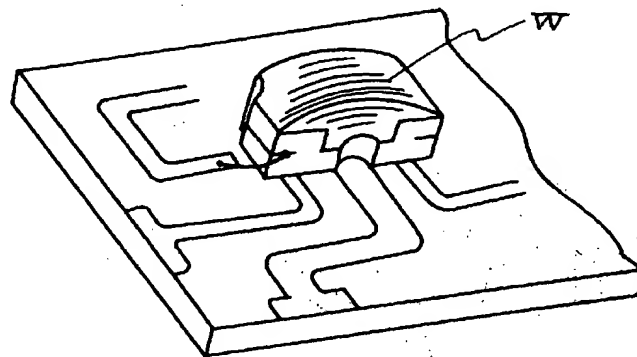
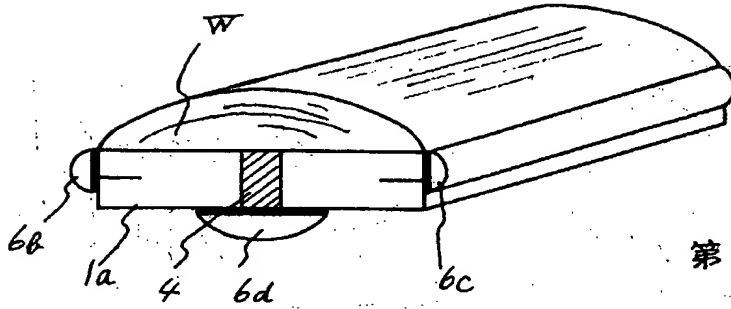
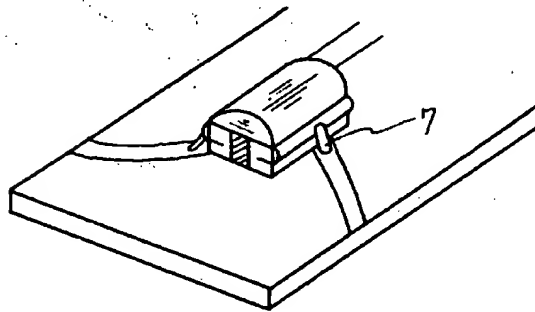


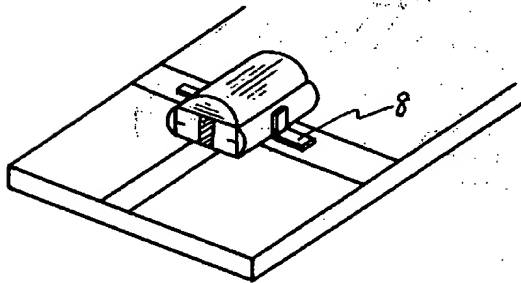
図 3



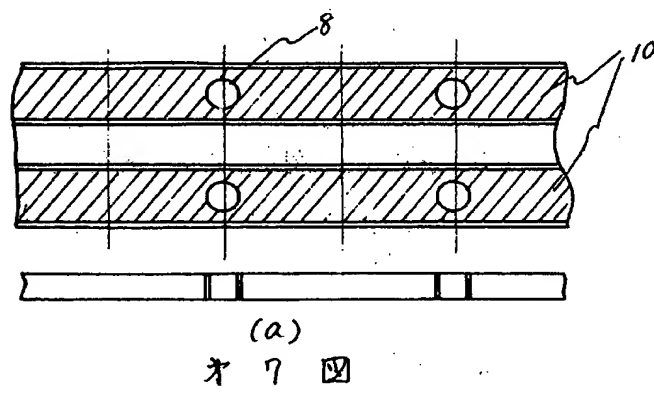
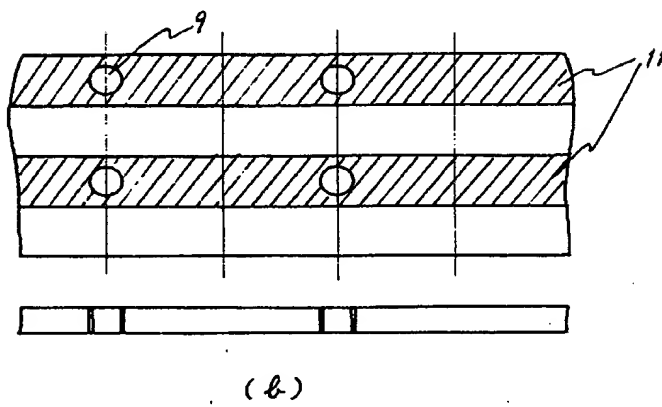
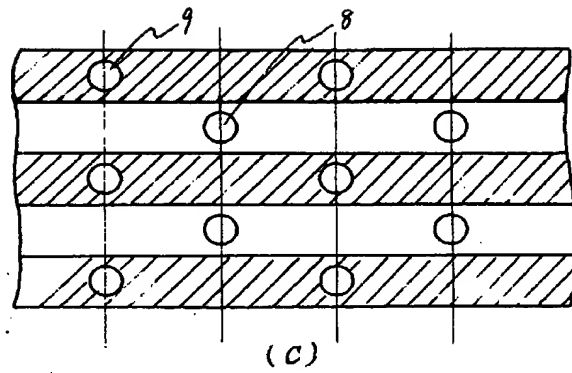
第 4 図

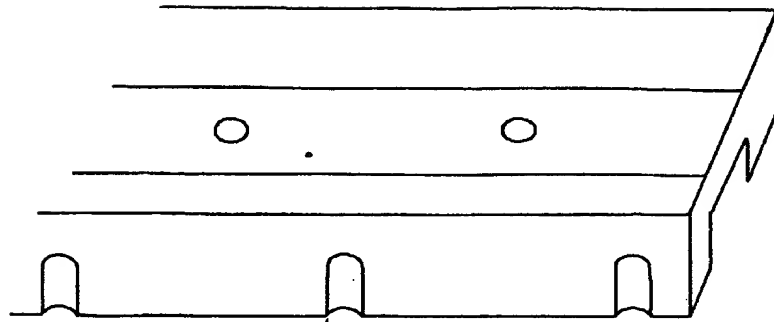


第 5 図



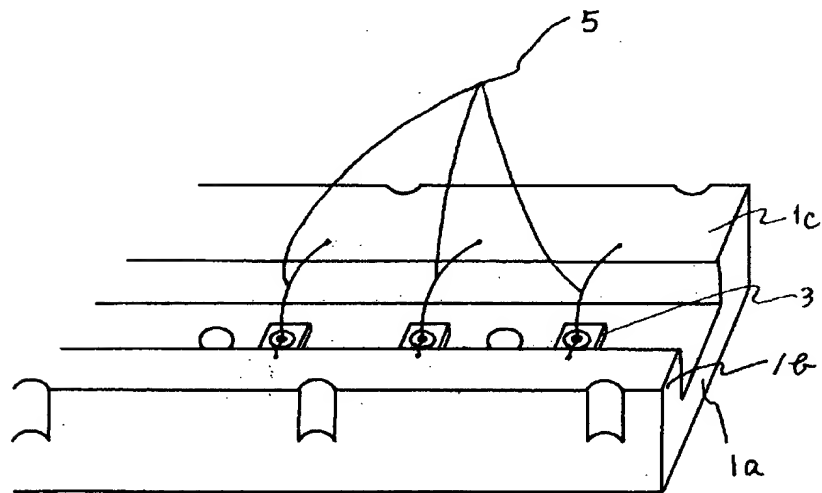
第 6 図





(d)

第7圖



第8圖